

VLSI Technology – Introduction and history

VLSI full form - VERY LARGE-SCALE INTEGRATION (VLSI) होता है जिसका हिंदी में मतलब "बहुत बड़े पैमाने पर एकीकरण (VLSI)" होता है

VLSI एक तरह का Integrated Circuit (IC) होता है, जिसमें काफी सारे transistors लगे होते हैं। आज से काफी साल पहले computer में जो ट्रांजिस्टर इस्तेमाल होते थे, उन transistor की संख्या काफी कम होती थी जिसकी वजह से computer उतना तेज़ काम नहीं करता था जितना आज के समय का computer कर पाता है। ज्यादा transistor के होने से processor ज्यादा operations कम समय में कर पाएगा और जिसकी वजह से कंप्यूटर की performance बढ़ जाती है।

एक VLSI में हजारों transistors को एक single silicon semiconductor chip में रखा जाता है। VLSI 1970 की दसक से बनने शुरू हुए थे और आज के समय भी VLSI का इस्तेमाल काफी ज्यादा किया जाता है।

VLSI technology के बाद भी एक और टेक्नोलॉजी आई थी जिसे ULSI कहा जाता है, जिसका पूरा नाम Ultra Large Scale Integration है और इसमें transistors की संख्या VLSI के मुकाबले काफी ज्यादा होती है। VLSI कंप्यूटर के चौथे generation में आता है।

VLSI की मदद से कंप्यूटर के processor, RAM, ROM जैसे Chips बनाये जाते हैं। जितने ज्यादा छोटे और ज्यादा transistors मौजूद होंगे उतनी ज्यादा इनकी power और calculations करने के speed ज्यादा होगी।

माइक्रोप्रोसेसर एक VLSI उपकरण का उदाहरण है।

पिछले कुछ दशकों में Electronics industry में बहुत तेजी से Growth देखने को मिली है जिसका मुख्य कारण तेजी से बढ़ी technologies और सिस्टम के द्वारा तैयार की गयी applications हैं जैसे ही Market में VLSI आया वैसे ही high-performance computing, controls, दूरसंचार, image and video processing, and consumer electronics में बहुत तेजी से बढ़त देखने को मिली।

VLSI की शुरुआत से पहले ज्यादातर काम ICs तक सीमित थे। एक Electronic circuit में एक CPU, ROM, RAM और अन्य glue logic शामिल होते थे।

आज से लगभग 45 साल पहले चिप में पाए जाने वाले Transistor की संख्या इसकी उच्चतम संख्या से 10,000 से कम थी।

VLSI के द्वारा आप इन ICs डिजाइनरों को एक chip में जोड़ सकते हैं।

VLSI में आपको Low bit-rate video और High-resolution, cellular communication,

Processing power और portability की सुविधा मिलती है. भविष्य में VLSI में और बढ़त देखने को मिल सकती है |

VLSI का इतिहास

Transistor की खोज 1920 के दशक में हुई. इसकी खोज से पहले कई लोग ऐसा उपकरण बनाना चाहते थे जो current को ठोस अवस्था वाले Diode में बदलना चाहते थे फिर उसे Triode में बदलना चाहते थे। उनका ये काम Transistor ने किया.

जब Radar detectors के रूप में सिलिकॉन और जर्मेनियम क्रिस्टल के उपयोग के निर्माण और सिद्धांत में सुधार किया

इसे Second World War के बाद तेजी से पहचान और सफलता मिली.

1947 में Bell labs ने पहले Transistor के आविष्कार किया और साथ ही, Electronics का क्षेत्र वैक्यूम ट्यूबों से solid-state devices में बदल गया.

1950 के दशक के कई Electrical engineers ने Circuit के उजागर भविष्य की निर्माण की संभावनाओं को देखा लेकिन बाद में जैसे-जैसे Circuit की जटिलता बढ़ी, समस्याएं पैदा होना शुरू हो गयी.

जिसके कारण 1960 के दशक के प्रारंभ में small-scale integration (SSI) और 1960 के दशक के **medium-scale integration (MSI)** की खोज हुई.

VLSI का निर्माण MOS Transistor की जगह लेने के लिए किया गया था. इसका निर्माण 1959 में Mohamed M. Atalla और Dawon Kahng द्वारा Bell labs में किया गया था.

Mohamed M. Atalla ने 1960 में पहली बार MOS integrated circuit chip का idea सुझाया। 1961 ने Dawon Kahng द्वारा भी इस पर काम करना शुरू किया.

इसे integrated circuits के लिए Useful बनाया. पहले Semiconductor chips में दो Transistor होते थे. बाद में जरूरत के अनुसार अधिक Transistor जोड़े गए.

Advantages of VLSI:

1. सर्किट के आकार को कम करता है।
2. उपकरणों की प्रभावी लागत को कम करता है।
3. सर्किट की ऑपरेटिंग गति को बढ़ाता है
4. असतत घटकों की तुलना में कम शक्ति की आवश्यकता होती है।
5. उच्च विश्वसनीयता
6. अपेक्षाकृत छोटे क्षेत्र पर कब्जा करता है।

VLSI का उपयोग

आज के समय में VLSI चिप्स का व्यापक रूप से इंजीनियरिंग की विभिन्न शाखाओं में उपयोग किया जाता है जैसे:

1. Voice and Data Communication networks
2. Digital Signal Processing
3. Computers
4. Commercial Electronics
5. Automobiles
6. Medicine and many more.

CMOS Fabrication Process:

एक जमाना था, जब कंप्यूटर इतने विशाल आकार के होते थे कि उन्हें स्थापित करने के लिए आसानी से एक कमरे की जगह की आवश्यकता होती थी। लेकिन आज वे इतने विकसित हैं कि हम उन्हें आसानी से नोटबुक के रूप में भी ले जा सकते हैं। यह इंटीग्रेटेड सर्किट के कारण संभव हो पाया। इंटीग्रेटेड सर्किट में, बड़ी संख्या में सक्रिय और निष्क्रिय तत्व अपने इंटरकनेक्शन के साथ एक छोटे सिलिकॉन वेफर पर विकसित होते हैं। इस तरह के सर्किट के उत्पादन के लिए अपनाई जाने वाली बुनियादी प्रक्रियाओं में एपिटैक्सियल ग्रोथ, मास्कड इम्प्युरिटी डीफ्यूजन, ऑक्साइड वृद्धि, और ऑक्साइड नक्काशी, पैटर्न बनाने के लिए फोटोलिथोग्राफी का उपयोग करना शामिल है।

वेफर के ऊपर के घटकों में रेसिस्टर्स, ट्रांजिस्टर, डायोड, कैपेसिटर आदि शामिल हैं... IC के निर्माण के लिए सबसे जटिल तत्व ट्रांजिस्टर है। ट्रांजिस्टर विभिन्न प्रकार के होते हैं जैसे CMOS, BJT, FET। हम आवश्यकताओं के आधार पर IC पर लागू की जाने वाली ट्रांजिस्टर तकनीक का प्रकार चुनते हैं।

कम बिजली अपव्यय आवश्यकता के लिए ट्रांजिस्टर को लागू करने के लिए CMOS तकनीक का उपयोग किया जाता है। यदि हमें तेज सर्किट की आवश्यकता है तो BJT का उपयोग

करके IC पर ट्रांजिस्टर लागू किए जाते हैं। IC के रूप में CMOS ट्रांजिस्टर का निर्माण तीन अलग-अलग तरीकों से किया जा सकता है।

1. **N-Well** - पी-टाइप सबस्ट्रेट पर एन-टाइप डिफ्यूजन किया जाता है
2. **P-Well** - एन-टाइप सबस्ट्रेट पर पी-टाइप डिफ्यूजन किया जाता है
3. **Twin Well** - NMOS और PMOS ट्रांजिस्टर एक सबस्ट्रेट के बजाय एक एपिटैक्सियल ग्राथ बेस पर एक साथ प्रसार द्वारा वेफर पर विकसित होते हैं।

एन-वेल/पी-वेल तकनीक का उपयोग करते हुए निर्मित करते समय सीएमओएस फैब्रिकेशन प्रक्रिया प्रवाह बीस बुनियादी फैब्रिकेशन चरणों का उपयोग करके आयोजित किया जाता है।

Making of CMOS using N well

Step 1. पहले हम निर्माण के लिए आधार के रूप में एक सबस्ट्रेट चुनते हैं। एन-वेल के लिए, एक पी-टाइप सिलिकॉन सबस्ट्रेट का चयन किया जाता है।



©Elprocus.com

Step 2. ऑक्सीकरण:- एन-प्रकार की अशुद्धियों का चयनात्मक प्रसार SiO_2 का उपयोग एक बाधा के रूप में किया जाता है जो सबस्ट्रेट के संदूषण के खिलाफ वेफर के कुछ हिस्सों की रक्षा करता है। SiO_2 को ऑक्सीकरण प्रक्रिया द्वारा निर्धारित किया जाता है, जिसमें सबस्ट्रेट को उच्च गुणवत्ता वाले ऑक्सीजन और हाइड्रोजन के साथ लगभग 10000°C पर ऑक्सीकरण कक्ष में उजागर किया जाता है।



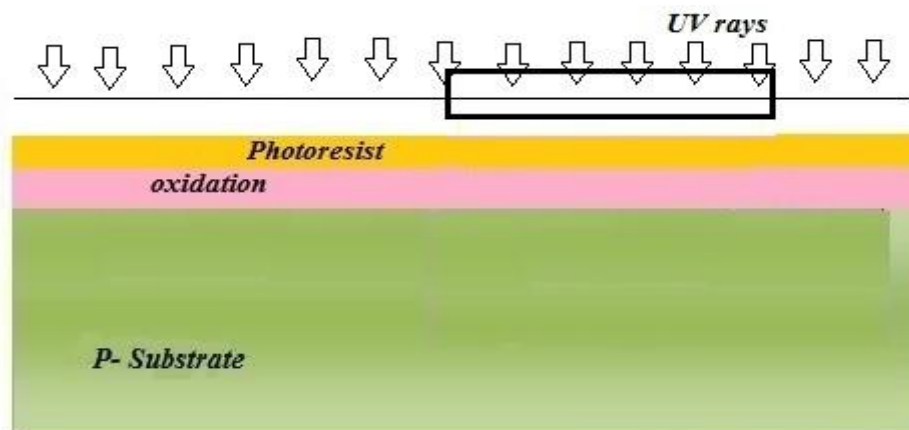
©Elprocus.com

Step 3. फोटोरेसिस्ट का बढ़ना:- इस स्तर पर चयनात्मक नक्काशी (Selective etching) की अनुमति देने के लिए, SiO₂ परत को फोटोलिथोग्राफी प्रक्रिया के अधीन किया जाता है। इस प्रक्रिया में, वेफर को एक सहज पायस की एक समान फिल्म के साथ लेपित किया जाता है।



©Elprocus.com

Step 4. मास्किंग:- यह चरण फोटोलिथोग्राफी प्रक्रिया की निरंतरता है। इस चरण में, एक स्टैंसिल का उपयोग करके खुलेपन का वांछित पैटर्न बनाया जाता है। इस स्टैंसिल का उपयोग फोटोरेसिस्ट के ऊपर मास्क के रूप में किया जाता है। सब्सट्रेट को अब यूवी किरणों के संपर्क में लाया जाता है, जिससे मास्क के उजागर क्षेत्रों के नीचे मौजूद फोटोरेसिस्ट पोलिमेराइज़ हो जाता है।



©Elprocus.com

Step 5. अनएक्सपोज्ड फोटोरेसिस्ट को हटाना:- मास्क को हटा दिया जाता है और फोटोरेसिस्ट के अनएक्सपोज्ड क्षेत्र को ट्राइक्लोरोइथाइलीन जैसे रसायन का उपयोग करके वेफर विकसित करके गला दिया जाता है।



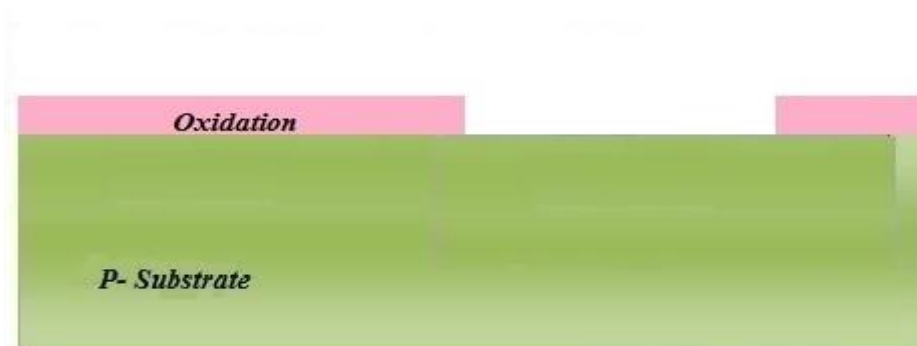
©Elprocus.com

Step 6. Etching: वेफर को हाइड्रोफ्लोरिक एसिड के एचिंग के घोल में डुबोया जाता है, जो उन क्षेत्रों से ऑक्साइड को हटा देता है जहाँ से डोपेंट को फैलाना होता है।



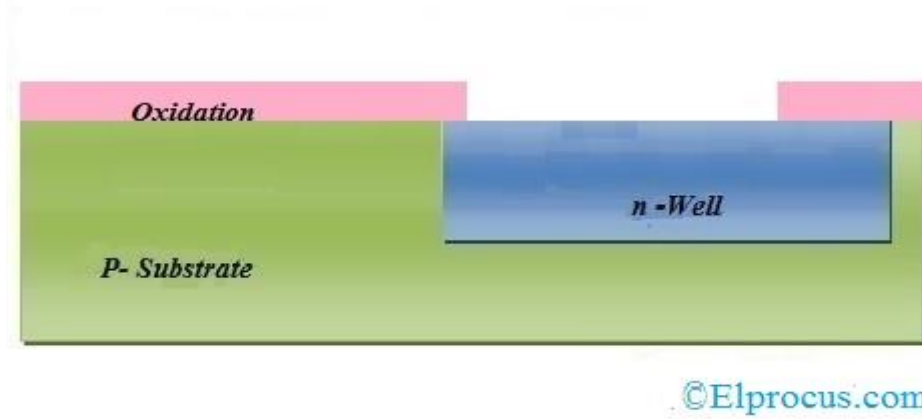
©Elprocus.com

Step 7. संपूर्ण फोटोरेसिस्ट परत को हटाना: एचिंग प्रक्रिया के दौरान, SiO_2 के वे हिस्से जो फोटोरेसिस्ट परत द्वारा संरक्षित होते हैं, प्रभावित नहीं होते हैं। फोटोरेसिस्ट मास्क को अब एक रासायनिक विलायक (गर्म H_2SO_4) से हटा दिया जाता है।

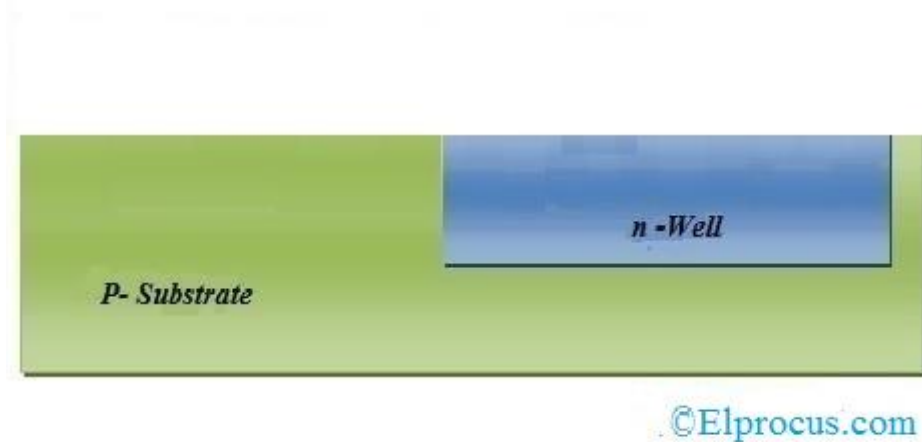


©Elprocus.com

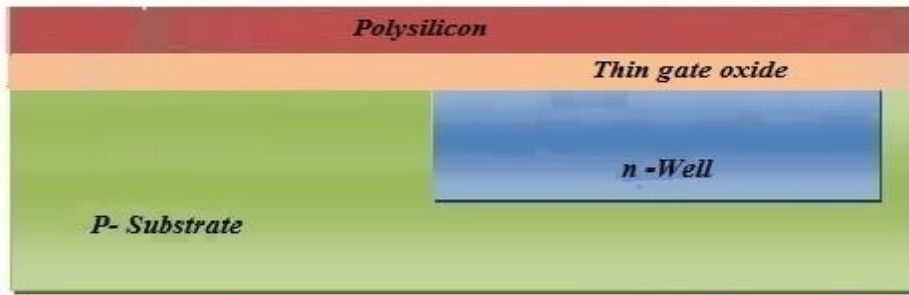
Step 8. एन-वेल का निर्माण: एन-टाइप अशुद्धियों को उजागर क्षेत्र के माध्यम से पी-टाइप सब्सट्रेट में फैलाया जाता है और इस प्रकार एन-वेल का निर्माण होता है।



Step 9. SiO₂ को हटाना: SiO₂ की परत अब हाइड्रोफ्लोरिक एसिड का उपयोग करके हटा दी जाती है।

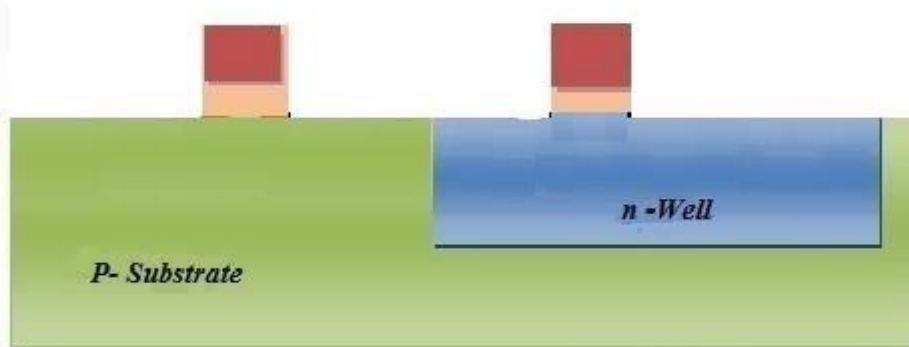


Step 10. पॉलीसिलिकॉन का जमाव: CMOS ट्रांजिस्टर के गेट के गलत संरेखण से अवांछित धारिता बनती है जो सर्किट को नुकसान पहुंचा सकती है। इसलिए इसे रोकने के लिए "स्व-संरेखित गेट प्रक्रिया" को प्राथमिकता दी जाती है जहां आयन आरोपण का उपयोग करके सोर्स और ड्रेन के निर्माण से पहले गेट क्षेत्र बनते हैं।



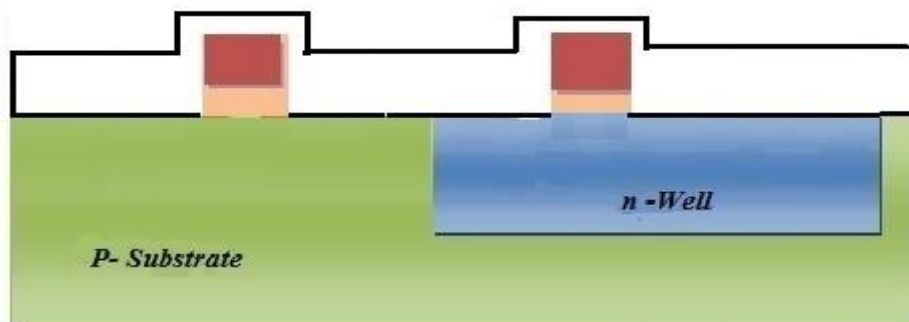
©Elprocus.com

Step 11. गेट क्षेत्र का गठन: NMOS और PMOS ट्रांजिस्टर के लिए गेट के गठन के लिए आवश्यक दो क्षेत्रों को छोड़कर पॉलीसिलिकॉन के शेष हिस्से को हटा दिया जाता है।



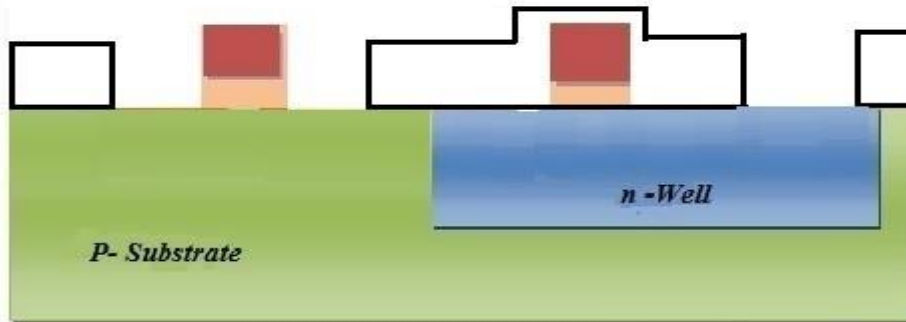
©Elprocus.com

Step 12. ऑक्सीकरण प्रक्रिया: वेफर के ऊपर एक ऑक्सीकरण परत जमा होती है जो आगे प्रसार और धातुकरण प्रक्रियाओं के लिए एक ढाल के रूप में कार्य करती है।



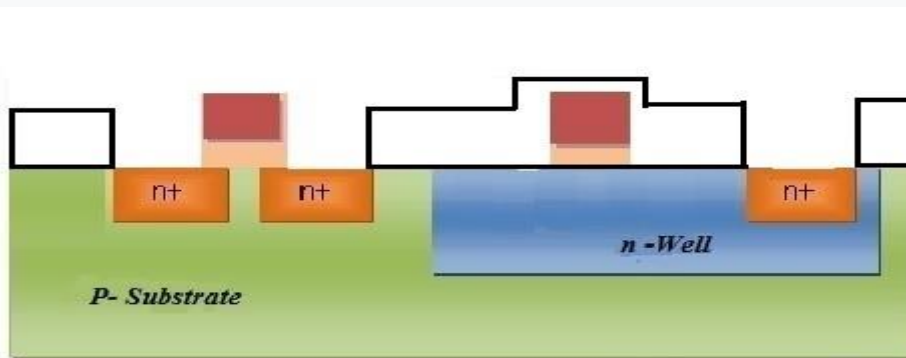
©Elprocus.com

Step 13. मास्किंग और डिफ्यूजन: मास्किंग प्रक्रिया का उपयोग करके एन-टाइप अशुद्धियों के प्रसार के लिए क्षेत्र बनाने के लिए छोटे अंतराल बनाए जाते हैं।



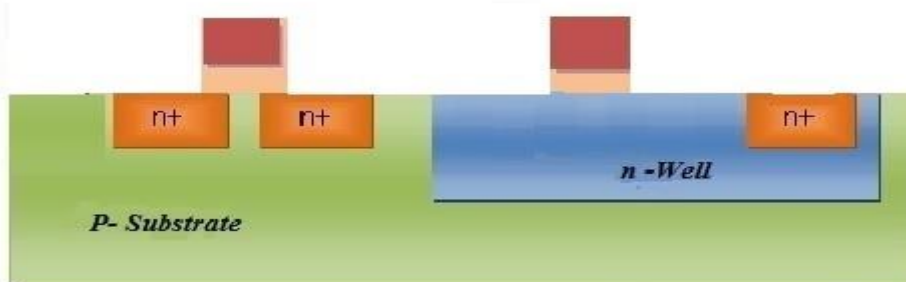
©Elprocus.com

डिफ्यूजन प्रक्रिया का उपयोग करते हुए NMOS के टर्मिनलों के निर्माण के लिए तीन n+ क्षेत्र विकसित किए गए हैं।



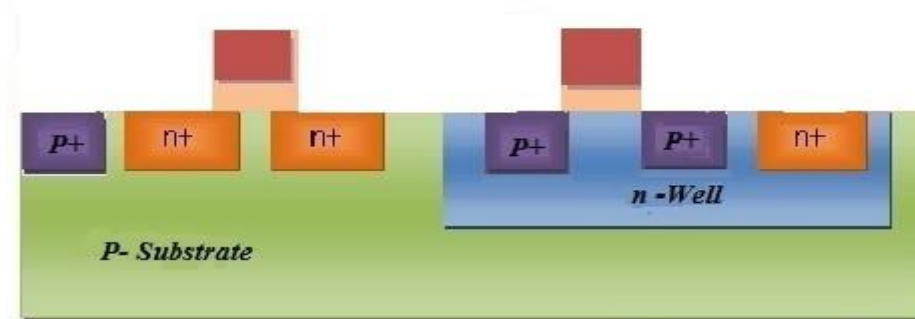
©Elprocus.com

Step 14. ऑक्साइड को हटाना: ऑक्साइड परत को हटा दिया जाता है।



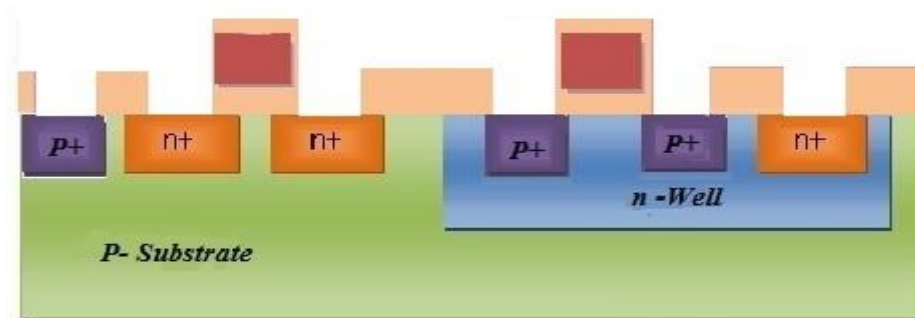
©Elprocus.com

Step 15. पी-टाइप डिफ्यूजन: PMOS के टर्मिनल बनाने के लिए एन-टाइप डिफ्यूजन के समान पी-टाइप डिफ्यूजन किया जाता है।



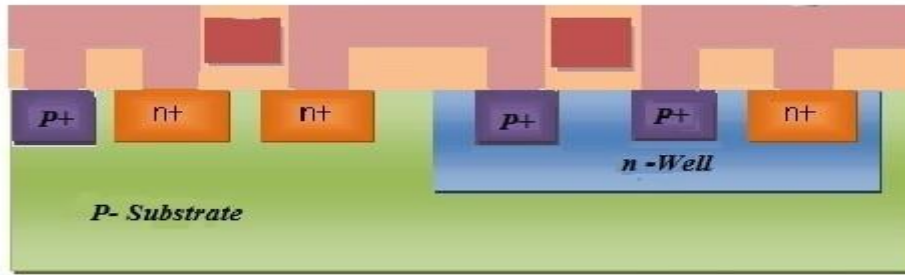
©Elprocus.com

Step 16. थिक फील्ड ऑक्साइड बिछाना: धातु के टर्मिनलों को बनाने से पहले वेफर के उन क्षेत्रों के लिए एक सुरक्षात्मक परत बनाने के लिए एक मोटी फील्ड ऑक्साइड बिछाई जाती है, जहां किसी टर्मिनल की आवश्यकता नहीं होती है।



©Elprocus.com

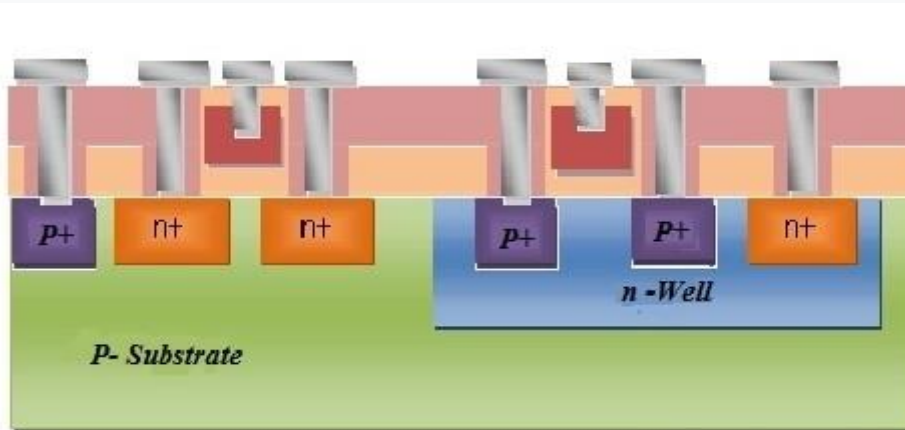
Step 17. धातुकरण: इस चरण का उपयोग धातु टर्मिनलों के निर्माण के लिए किया जाता है जो इंटरकनेक्शन प्रदान कर सकते हैं। एल्युमिनियम पूरी वेफर पर फैला हुआ है।



©Elprocus.com

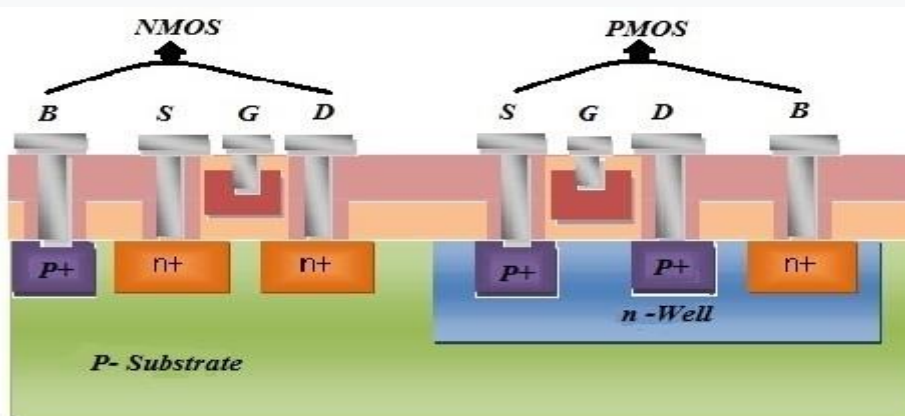
Step 18. अतिरिक्त धातु को हटाना: अतिरिक्त धातु को वेफर से हटा दिया जाता है।

Step 19. टर्मिनलों का निर्माण: अतिरिक्त धातु को हटाने के बाद बनने वाले अंतराल में इंटरकनेक्शन के लिए टर्मिनल बनते हैं।



©Elprocus.com

Step 20. टर्मिनल नाम निर्दिष्ट करना: NMOS और PMOS ट्रांजिस्टर के टर्मिनलों को नाम दिया जाता है।



©Elprocus.com

Making of CMOS using P-well

पी-वेल प्रक्रिया एन वेल प्रक्रिया के समान है सिवाय इसके कि यहां एन-टाइप सबस्ट्रेट का उपयोग किया जाता है और पी-टाइप डिफ्यूजन किया जाता है। सादगी के लिए आमतौर पर, एन वेल प्रोसेस को प्राथमिकता दी जाती है।

Twin Tube Fabrication of CMOS

ट्विन-ट्यूब प्रक्रिया का उपयोग करके कोई भी पी और एन-टाइप के उपकरणों के लाभ को नियंत्रित कर सकता है। ट्विन-ट्यूब विधि का उपयोग करके CMOS के निर्माण में शामिल विभिन्न चरण इस प्रकार हैं:

- एक हल्का डोप किया गया एन या पी-टाइप सबस्ट्रेट लिया जाता है और एपिटैक्सियल परत का उपयोग किया जाता है। एपिटैक्सियल परत चिप में लैच-अप समस्या की रक्षा करती है।
- मापी गई मोटाई और सटीक डोपेंट एकाग्रता के साथ उच्च शुद्धता वाली सिलिकॉन परतें बनाई जाती हैं।
- पी और एन वेल के लिए ट्यूबों का निर्माण।
- डिफ्यूजन प्रक्रियाओं के दौरान संदूषण से सुरक्षा के लिए पतला ऑक्साइड निर्माण।
- आयन आरोपण विधियों का उपयोग करके सोर्स और ड्रेन का निर्माण किया जाता है।
- धातु संपर्कों के लिए भाग बनाने के लिए कटौती की जाती है।
- धातु संपर्कों को खींचने के लिए धातुकरण किया जाता है

Stick Diagram:

स्टिक डायग्राम एक प्रकार का डायग्राम होता है जिसका उपयोग ट्रांजिस्टर सेल के लेआउट की योजना बनाने के लिए किया जाता है। स्टिक डायग्राम में उपकरणों और कंडक्टरों का प्रतिनिधित्व करने के लिए "स्टिक" या रेखाओं का उपयोग किया जाता है।

स्टिक डायग्राम चिप लेआउट का कार्टून होता है। वे लेआउट के सटीक मॉडल नहीं होते हैं। कलर कोड के उपयोग के माध्यम से परत की जानकारी देने के लिए स्टिक डायग्राम का उपयोग किया जाता है

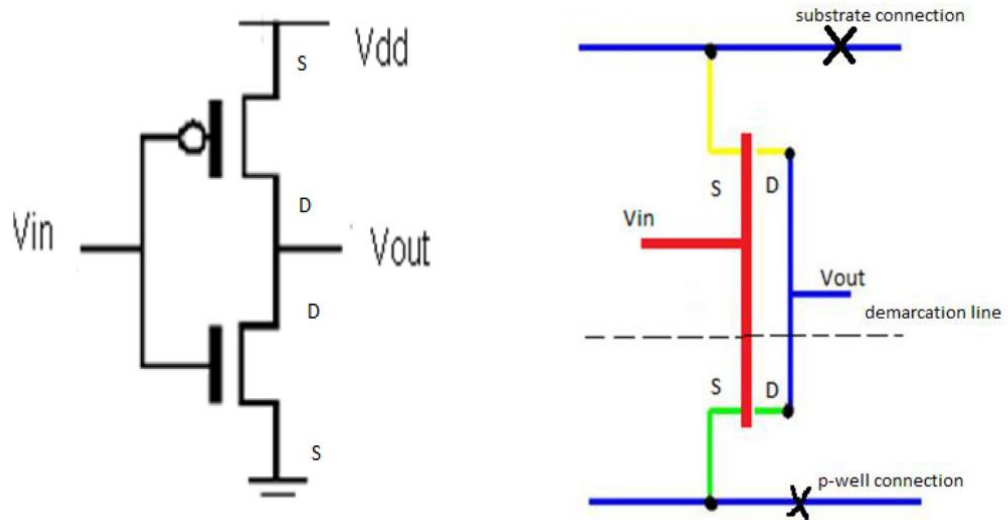
उदाहरण के लिए NMOS डिजाइन में।

- * एन-डीफ्यूज़न के लिए हरा रंग
- * पॉली सिलिकॉन के लिए लाल रंग
- * धातु के लिए नीला रंग
- * प्रत्यारोपण के लिए पीला रंग
- * संपर्क क्षेत्रों के लिए काला रंग

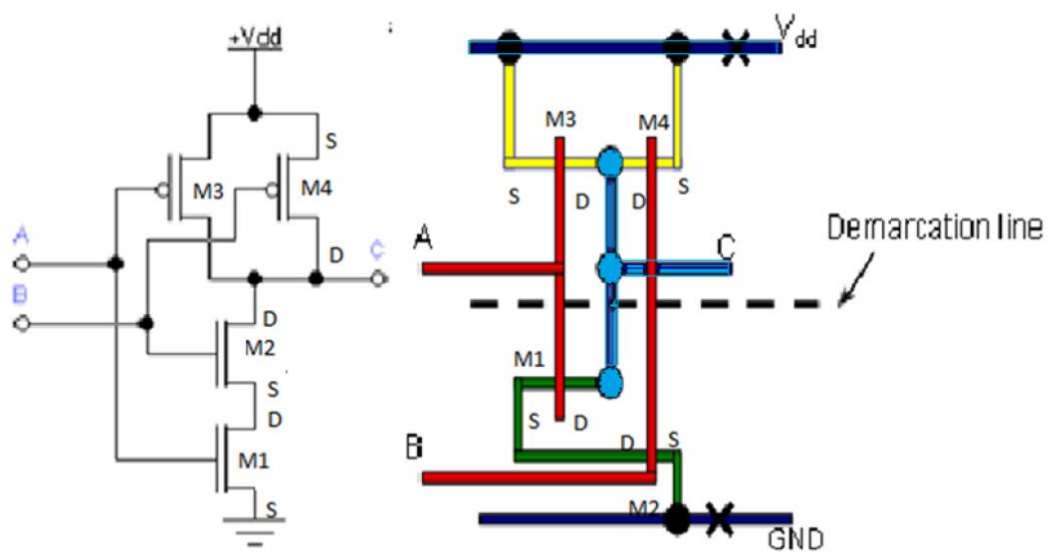
स्टिक डायग्राम बनाने के नियम:

1. जब एक ही प्रकार की दो या दो से अधिक स्टिक एक दुसरे को पार या स्पर्श करते हैं तो यह विद्युत संपर्क को दर्शाता है ।
2. जब अलग-अलग प्रकार की दो या दो से अधिक स्टिक दूसरे को पार करती हैं या स्पर्श करती हैं तो कोई विद्युत संपर्क नहीं होता है। (यदि संपर्क की आवश्यकता है तो स्पष्ट रूप से दिखाएं)
3. जब एक पॉली डीफ्यूज़न को पार करती है तो यह MOSFET का प्रतिनिधित्व करती है। यदि संपर्क दिखाया गया है तो यह ट्रांजिस्टर नहीं है।
4. PMOS उपकरणों को पुल अप भाग (सीमांकन रेखा के ऊपर) और NMOS उपकरणों को CMOS डिजाइन शैली में पुल डाउन भाग (सीमांकन रेखा के नीचे) में रखा जाना चाहिए।
5. p और n-टाइप के उपकरणों के बीच अंतर करने के लिए, दो प्रकारों के बीच में सीमांकन रेखा का उपयोग किया जाता है।
6. PMOS उपकरणों और NMOS उपकरणों के लिए क्रमशः n-well और p-well संपर्क बनाने के लिए Vdd और Vss रेल पर क्रॉस मार्क का उपयोग किया जाता है।

CMOS INVERTER



2 INPUT – CMOS NAND GATE



NOR gate

